

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 1月17日  
Date of Application:

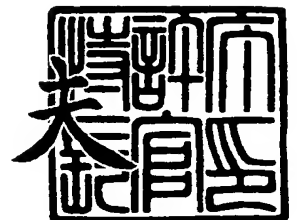
出願番号 特願2003-009111  
Application Number:  
[ST. 10/C]: [JP 2003-009111]

出願人 株式会社半導体エネルギー研究所  
Applicant(s):

2003年12月 2日

特許庁長官  
Commissioner,  
Japan Patent Office

今井 康



【書類名】 特許願

【整理番号】 P006906

【提出日】 平成15年 1月17日

【あて先】 特許庁長官 殿

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 山崎 舜平

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 渡辺 康子

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 荒井 康行

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要



【書類名】 明細書

【発明の名称】 レジストパターンの作製方法、レジストパターンの除去方法及び半導体装置の作製方法

【特許請求の範囲】

【請求項 1】

被加工物上に感光剤を含む組成物をインクヘッドから吐出してレジストパターンを作製することを特徴とするレジストパターンの作製方法。

【請求項 2】

請求項 1 において、前記レジストパターンは減圧下で作製されることを特徴とするレジストパターンの作製方法。

【請求項 3】

請求項 1 において、前記組成物は、感光剤を溶媒に分解又は分散させたものであることを特徴とするレジストパターンの作製方法。

【請求項 4】

被加工物上に感光剤を含む組成物をインクヘッドから吐出してレジストパターンを作製し、

前記レジストパターンを大気圧下でアッシング処理を行うことを特徴とするレジストパターンの除去方法。

【請求項 5】

請求項 4 において、前記組成物は、感光剤を溶媒に分解又は分散させたものであることを特徴とするレジストパターンの除去方法。

【請求項 6】

被加工物上に感光剤を含む組成物をインクヘッドから吐出してレジストパターンを形成し、

フォトマスクを用いて前記感光剤の感光波長域の光を照射した前記レジストパターンを現像液で現像処理した後、前記レジストパターンをマスクとして前記被加工物をエッチングし、前記被加工物上の前記レジストパターンを除去することを特徴とする半導体装置の作製方法。

【請求項 7】

絶縁表面を有する基板上にインクヘッドから導電性材料を含む組成物を吐出して配線を形成し、

前記配線上に感光剤を含む組成物をインクヘッドから吐出してレジストパターンを形成し、

フォトマスクを用いて前記感光剤の感光波長域の光を照射した前記レジストパターンを現像液で現像処理した後、前記レジストパターンをマスクとして前記配線をエッチングし、前記配線上の前記レジストパターンを除去することを特徴とする半導体装置の作製方法。

#### 【請求項 8】

絶縁表面を有する基板上に形成された半導体、絶縁体又は発光体上にインクヘッドから導電性材料を含む組成物を吐出して導電層を形成し、

前記導電層上に感光剤を含む組成物をインクヘッドから吐出してレジストパターンを形成し、

フォトマスクを用いて前記感光剤の感光波長域の光を照射した前記レジストパターンを現像液で現像処理した後、前記レジストパターンをマスクとして前記導電層をエッチングし、前記配線上の前記レジストパターンを除去することを特徴とする半導体装置の作製方法。

#### 【請求項 9】

請求項 6 乃至 8 のいずれか一項において、前記配線及び前記レジストパターンは減圧下で作製されることを特徴とする半導体装置の作製方法。

#### 【請求項 10】

請求項 6 乃至 8 のいずれか一項において、前記組成物は、感光剤を溶媒に分解又は分散させたものであることを特徴とする半導体装置の作製方法。

#### 【発明の詳細な説明】

##### 【0001】

#### 【発明の属する技術分野】

本発明は、レジストパターンの作製方法に関し、より詳しくはインクジェット方式によるレジストパターンの作製方法及びその除去方法、並びに半導体装置の作製方法に関する。

**【0002】****【従来の技術】**

絶縁表面上の薄膜を用いて形成された薄膜トランジスタ（TFT）は集積回路等に広く応用され、多くの場合スイッチング素子として用いられる。TFTを使用した表示パネルは、携帯端末や大型の表示装置に用途が大きく拡大していることから、更に、画面サイズの高精細化、高開口率化、高信頼性、大型化の要求が高まっている。

**【0003】**

このような薄膜トランジスタの作製には、基板上に感光性樹脂（フォトリソト）の被膜を形成し、パターンが描かれたマスクと紫外線を用いて露光現像するリソグラフィ技術が用いられる。この技術により形成したレジストパターンはドライエッチング処理やウェットエッチング処理の際にマスクとして用いられる（特許文献1参照。）。

**【0004】**

**【特許文献1】** 特開2002-359246号公報

**【0005】****【発明が解決しようとする課題】**

レジストの被膜は、レジストの液を滴下し、基板を回転（スピン）させてその遠心力で被膜を作製するスピンの場合が多い。この場合、スピン塗布のときに滴下したレジストの95%程度は飛び散ってしまう。そこで、レジストの材料、スピンの回転速度、回転の仕方に工夫が試みられているが、それでもレジストの90%程度は無駄になってしまう。このような問題は、大型基板上に形成する場合に深刻な問題となる。

**【0006】**

また、スピン塗布を行うと、基板周辺の端部にまでレジストが塗布される。そうすると基板のハンドリング時に端部のレジストが削れて、基板に付着しパターン欠陥となってしまう。そのため、有機溶剤などにより端部のレジストを除去する端面洗浄の工程が必要となる。つまり、スピン塗布によりレジストの被膜を形成する場合、無駄となってしまうレジスト材料が存在し、さらに、必要に応じて

端面洗浄の工程が増えてしまう。

#### 【0007】

本発明はこのような問題点を鑑みてなされたものであり、レジスト材料の利用効率を向上させて、作製コストの削減を目的としたレジストパターンの作製方法、レジストパターンの除去方法、半導体装置の作製方法を提供することを課題とする。

#### 【0008】

##### 【課題を解決するための手段】

上述した従来技術の課題を解決するために、本発明においては以下の手段を講じる。

#### 【0009】

本発明は、被加工物上に感光剤を含む組成物をインクヘッドから吐出してレジストパターンを作製することを特徴とする。また本発明は、被加工物上に感光剤を含む組成物をインクヘッドから吐出してレジストパターンを作製し、前記レジストパターンを大気圧下でアッシング処理を行うことを特徴とする。さらに本発明は、被加工物上に感光剤を含む組成物をインクヘッドから吐出してレジストパターンを形成し、フォトマスクを用いて前記感光剤の感光波長域の光を照射した前記レジストパターンを現像液で現像処理した後、前記レジストパターンをマスクとして前記被加工物をエッチングし、前記被加工物上の前記レジストパターンを除去することを特徴とする。

#### 【0010】

さらに本発明は、減圧又は真空下で処理を行うことを特徴とする。減圧下とは、大気圧よりも低い圧力下であることを指し、窒素、希ガスその他の不活性ガスで充填された雰囲気では $1 \times 10^2 \sim 2 \times 10^4$  Pa（好ましくは、 $5 \times 10^2 \sim 5 \times 10^3$  Pa）とすれば良いし、さらに高い真空中では $1 \sim 5 \times 10^4$  Pa（ $1 \times 10^2 \sim 1 \times 10^3$  Pa）とすれば良い。減圧又は真空にしておくことで、液滴は基板上の薄膜に到達するまでの間、常に液滴から溶媒が揮発し、その体積は減少していく。そのため、加熱工程をより短時間で済ませることが可能である。

#### 【0011】

インクジェット方式を用いる本発明は、印刷ロールや印刷すべきパターンが彫り込まれた凸版を用いて、溶液を塗布後、焼成して薄膜（代表的には発光層）を作成するスクリーン印刷法と比較すると、膜厚の均一性が優れている等の優位点を有する。

#### 【0012】

上記構成を有する本発明は、メータ角の大型基板に対しても簡単にレジストパターンを形成することができる。また、スピンドット工程を必要としない本発明は、無駄な材料が僅かとなることから材料の利用効率の向上、さらには、作製費用の削減を実現することができる。

#### 【0013】

##### 【発明の実施の形態】

##### （実施の形態1）

本発明の実施の形態について図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。尚、以下に説明する本発明の構成において、同じものを指す符号は異なる図面間で共通して用いる。

#### 【0014】

本発明に係る実施の形態の一態様について図1～3を参照して説明する。本発明は、ガラス、石英、半導体、プラスチック、プラスチックフィルム、金属、ガラスエポキシ樹脂、セラミックなどの各種素材を基板101とし、その基板101上に形成される配線パターンやコンタクトホールをはじめ、任意のパターンの形成を目的とした、フォトリソによるマスクパターンを用いる全ての工程に適用することができる。

#### 【0015】

本発明は、インクジェット方式により、減圧又は真空中でレジストを形成することを大きな特徴としており、本発明のレジストパターンの作製方法用いた導電層の作製工程について、図1、2に従って説明する。まず、図1（A）に示すよ

うに、ガラス基板 101 上に絶縁膜からなる下地膜 70 を形成し、その後、基板 101 を覆うようにプラズマ CVD 法やスパッタリング法を用いて、導電性材料を含む材料により導電膜 73、74 を形成する。

#### 【0016】

そして、導電膜 73、74 上に、減圧又は真空中でインクジェット方式により、紫外線に反応するフォトリソ（感光性樹脂）を塗布し、レジスト 75、76 を形成する。このように、インクジェット方式でレジストを形成する本発明は、スピン塗布工程が不要であるため、レジスト材料の利用効率が大幅に向上する。また、スピン塗布を用いると、基板周辺の端部にレジストが作製されてしまうが、本発明では、所望の箇所だけにレジストを成膜すればよいため、スピン塗布工程を行う場合に必要な端面洗浄の工程を削減することができる。

#### 【0017】

また本工程における斜視図を図 2 に示す。図 2 において、101 は基板、102 は水平走査駆動回路、103 は垂直走査駆動回路、104 はインクヘッド、71 はレジストマスク、72 は導電膜である。インクヘッド 104 は、1 個又は複数個用いて、上下左右に基板 101 の表面とを平行に走査することで、溶液塗布が行われる。本構成により、所望の箇所だけにレジストを塗布することができる。

#### 【0018】

図 2 (A) には、3 つのノズルを有するインクヘッドを示したが、1 個のみのノズルを並列に配置したインクヘッドを用いてもよい。また、ノズル径の異なるインクヘッドを複数用意し、用途に応じて、ノズル径の異なるインクヘッドを使い分けてもよい。なお、通常のインクヘッドのノズル径は 50 ~ 100  $\mu\text{m}$  であり、このノズル径にも依存するが、スループットを考慮して、一度の走査で形成できるようにするために、一行又は一列と同じ長さになるように、複数のノズルを並列に配置してもよい。但し、任意の個数のノズルを配置して、複数回走査しても構わないし、また同じ箇所を複数回走査することで重ね塗りをしてもよい。さらに、インクヘッド 104 を走査することが好ましいが、基板 101 を移動させても構わない。なお基板 101 とインクヘッド 104 との距離は、所望の箇所



に滴下するために、できるだけ近づけておくことが好ましく、具体的には、0.1～2ミリ程度が好ましい。

#### 【0019】

また、図3（A）（B）にはインクヘッド104の断面図を示し、インクヘッド104からの組成物の2つの吐出方法を示す。図3（A）には、インクヘッド104からの組成物の吐出が停止することなく、連続的に吐出させて形成する方法を示し、図3（B）には、インクヘッド104からの組成物を滴下して形成する方法を示す。なお図3（A）（B）において、61は組成物、62はインクヘッド、63はノズルである。本発明では、どちらの吐出方法を用いてもよい。

#### 【0020】

インクヘッドから吐出する組成物には、感光剤を含む組成物を用いればよく、例えば、代表的なポジ型レジストである、ノボラック樹脂と感光剤であるナフトキノンジアジド化合物、ネガ型レジストであるベース樹脂、ジフェニルシランジオール及び酸発生剤などを、溶媒に溶解又は分散させたものを用いる。溶媒としては、酢酸ブチル、酢酸エチル等のエステル類、イソプロピルアルコール、エチルアルコール等のアルコール類、メチルエチルケトン、アセトン等の有機溶剤などを用いる。溶媒の濃度は、レジストの種類などに応じて適宜設定するとよい。

#### 【0021】

インクヘッド104から1回に吐出する組成物の量は10～70p1、粘度は100cp以下、粒径0.1μm以下が好ましく、その膜厚は0.5～5μm程度が好ましい。これは、乾燥が起こることを防ぎ、また粘度が高すぎると、吐出口から組成物を円滑に吐出できなくなったりするためである。用いる溶媒や、用途に合わせて組成物の粘度、表面張力、乾燥速度などは適宜調節する。またインクヘッド104から吐出される組成物は、基板上で連続して滴下して線状又はストライプ状に形成することが好ましい。しかし、例えば1ドット毎などの所定の箇所毎に滴下してもよい。また、インクヘッド104のノズル径にもよるが、組成物を吐出するインクヘッド104の個数を制御することで、レジストパターンの幅を制御することもできる。

#### 【0022】

レジストの成膜が終了したら、レジストの硬化を目的として、100℃程度で焼成するプリベーク処理を行う。この加熱処理は、加熱源にハロゲンなどのランプを用いて、直接基板を高速加熱するランプアニール装置や、レーザー光を照射するレーザー照射装置を用いる。両者とも加熱源を走査することで、所望の箇所のみに加熱処理を施すことができる。その他の方法として、所定の温度に設定されたファーネスアニール炉を用いてもよい。但し、レーザー光を用いる場合、レーザー発振装置から発振されるレーザー光の基板におけるビームスポットの形状は、列又は行の長さと同じ長さになるように線状に成形することが好ましい。そうすると、一度の走査でレーザー照射を終了させることができる。

#### 【0023】

次に、露光処理を行う（図1（B））。露光処理とは、予め目的のパターンが書き込まれたマスク77をレジスト75、76の上に重ねて、その上から紫外線を照射する処理をよぶ。本処理は、基板全面を数カ所ずつ分けて、紫外線ランプなどの光源を用いて、感光剤の感光波長域の光を照射する。

#### 【0024】

続いて、露光で紫外線が照射された部分のレジストを現像液に浸して取り去る現像処理を行って、露光で焼き付けたパターンを実際のレジストパターン78～80にする（図1（C））。そして、再び120℃程度で焼成するポストベーク処理を行う。

#### 【0025】

次に、レジストパターン78～80で覆われていない部分の膜にエッチング処理を行って除去する（図1（D））。このエッチング処理は、硫酸、硝酸、リン酸、フッ酸などの薬液で腐食を行うウェットエッチング、又は、代表的にはRIE（reactive・ion・etching、反応性イオンエッチング）を用いるドライエッチングのどちらを用いてもよく、その目的や用途に応じて適宜選択するとよい。またエッチングガスは、被加工物に応じて適宜選択すればよく、CF<sub>4</sub>、NF<sub>3</sub>、SF<sub>6</sub>などのフッ素系、Cl<sub>2</sub>、BCl<sub>3</sub>などの塩素系のエッチングガスを用いて行う。本実施の形態では、エッチング処理の際、酸素を混合したガスを用いると、有機物であるレジストもエッチングされることを利用して、導電層は、テーパー形状にエッ

チングした。

#### 【0026】

最後に、マスクとして機能したレジストパターン78～80を用いてレジスト剥離液を用いて、レジストの除去を行って、導電層81～83を形成する（図1（E））。レジストの除去には、プラズマ化したガスとレジストを反応させ、レジストを気化させて取り除くプラズマアッシャ、O<sub>3</sub>（オゾン）を分解して反応性ガスの酸素ラジカルに変えて、この酸素ラジカルとレジストを反応させて、レジストを気化させるオゾンアッシャ、レジストを溶かすのに最適な薬液の槽を搭載したウェットステーションのいずれかを用いればよい。

#### 【0027】

なおプラズマアッシャでは、一般には酸素ガスが用いられ、レジストが炭素、酸素、水素からできた固体の物質であることから、酸素プラズマと化学反応するとCO<sub>2</sub>、H<sub>2</sub>O、O<sub>2</sub>のような気体となる現象を利用している。この原理はオゾンアッシャにも同様である。なお、プラズマアッシャ、オゾンアッシャを用いた場合には、実際のレジストが含有する重金属などの不純物は除去されないので、ウェットステーションで洗浄することが好ましい。

#### 【0028】

なお図3（A）に示すように、導電層73、74の形成にインクジェット方式を用いて、その後、図3（B）に示すようにレジストパターンの形成を行っても構わない。そうすると、インクヘッドに充填する組成物の材料の交換、又は組成物が充填されたインクヘッドの交換を行うだけで、導電層とレジストの形成を連続的に行うことができる。また、導電層73、74とは、導電性を有するゲート電極、ソース配線、ドレイン配線や、画素電極、対向電極などが挙げられ、このような導電層をインクジェット方式で作製し、次いで、所望のパターンとなるように、レジストの作製を連続的に行うことができる。

#### 【0029】

以上のようにして、ガラス基板101上に導電層81～83のパターンを形成することができる。尚、本実施の形態では、ガラス基板101上に導電性材料からなるパターンを形成する一態様を例示したが、本発明はこれに限定されず、半

導体集積回路の配線形成工程やコンタクトホール形成工程、液晶パネルやELパネルを作るTFT基板のシリコンアイランド形成工程、配線形成工程、コンタクトホール形成工程など様々な分野に適用することができる。すなわち、本発明はここで例示した金属膜に限定されず、酸化シリコンやアクリル樹脂などの絶縁膜、多結晶シリコンや非晶質シリコンなどの半導体膜上に本発明のレジストパターンの作製方法を適用することができる。つまり、本発明のレジストパターンの作製方法を用いて、薄膜技術を用いて形成される半導体装置を形成することができる。

### 【0030】

#### (実施の形態2)

本実施の形態では、本発明を用いて非晶質半導体（アモルファスシリコン）により構成されるトランジスタを用いて形成した液晶表示パネルについて図面を用いて説明する。本実施の形態では、本発明のレジストパターンの作製方法をゲート電極の形成に適用する。

### 【0031】

ガラス、石英、半導体、プラスチック、プラスチックフィルム、金属、ガラスエポキシ樹脂、セラミックなどの各種素材を基板101とし、基板101を覆うようにプラズマCVD法やスパッタリング法を用いて、導電性材料を含む材料により導電膜550を形成する（図12（A））。

### 【0032】

そして、導電膜550上に、減圧又は真空中でインクジェット方式により、紫外線に反応するフォトリソ（感光性樹脂）を塗布し、レジスト551、552を形成する（図12（B））。このように、インクジェット方式でレジストを形成する本発明は、スピン塗布工程が不要であるため、レジスト材料の利用効率が大幅に向上する。また、スピン塗布を用いると、基板周辺の端部にレジストが作製されてしまうが、本発明では、所望の箇所のみレジストを成膜すればよい。そのため、スピン塗布工程を行う場合に必要な端面洗浄の工程を削減することができる。

### 【0033】

レジスト 551、552 の成膜が終了したら、レジストの硬化を目的として、100℃程度で焼成するプリベーク処理を行う。次に、露光処理を行う（図 12（C））。露光処理では、予め目的のパターンが書き込まれたマスクをレジスト 551、552 の上に重ねて、その上から紫外線を照射する処理をよぶ。本処理は、基板全面を数カ所ずつ分けて、紫外線ランプなどの光源を用いて、感光剤の感光波長域の光を照射する。

#### 【0034】

続いて、露光処理により紫外線が照射された部分のレジストを現像液に浸して取り去る現像処理を行う。本処理により、露光で焼き付けたパターンを実際のレジストパターン 553、554 にする（図 12（D））。そして、再び 120℃程度で焼成するポストベーク処理を行う。

#### 【0035】

次に、レジストパターン 553、554 で覆われていない部分の膜にエッチング処理を行って除去する（図 12（E））。このエッチング処理は、ウェットエッチング、ドライエッチングのどちらを用いてもよく、その目的や用途に応じて適宜選択するとよい。本実施の形態では、エッチング処理の際、酸素を混合したガスを用いると、有機物であるレジストもエッチングされることを利用して、テーパー形状になるように導電層 557、558 をエッチングした。

#### 【0036】

最後に、マスクとして機能したレジストパターン 555、556 をレジスト剥離液により、レジストの除去を行う（図 12（F））。レジストの除去には、プラズマアッシャ、オゾンアッシャ、ウェットステーションのいずれかを用いればよい。

#### 【0037】

続いて、CVD 法などの公知の方法により、ゲート絶縁膜 570 を形成する。本実施の形態では、ゲート絶縁膜 570 として、大気圧下で CVD 法により窒化珪素膜を形成した（図 13（A））。続いて、公知の方法（スパッタリング法、LP CVD 法、プラズマ CVD 法等）により 25～80 nm（好ましくは 30～60 nm）の厚さで半導体膜 559 を成膜する。なおこの半導体膜 559 としては、

非晶質半導体膜、非晶質珪素ゲルマニウム膜などの非晶質構造を有する化合物半導体膜などを用いる。次いで、半導体膜 559 上に窒化珪素膜などのチャネル保護膜 580 を形成する。次に、チャネル保護膜 580 上に、減圧又は真空中でインクジェット方式により、レジスト 563 を形成する。

#### 【0038】

そして、上述したように、電極 557 を用いた裏面露光処理、レジストの露光された部分を薬液で溶かす現像処理、エッチング処理を行って、チャネル保護層 564 を形成する（図 13（B））。ついで、レジスト剥離処理を行う。

#### 【0039】

続いて、N 型を付与する不純物元素が添加された半導体膜 562 を成膜する。そして、この半導体膜 562 上に、減圧又は真空中でインクジェット方式により、レジスト 563 を形成する（図 13（C））。次いで、上述したように、露光処理、現像処理、エッチング処理を経て、N+半導体層 565 を形成する（図 13（D））。ついで、レジスト剥離処理を行う。

#### 【0040】

次に、減圧又は真空中でインクジェット方式により、導電膜 567 を形成する（図 14（A））。この導電膜 567 は、インクヘッド 104 に充填する組成物の交換、又は組成物が充填されたインクヘッドの交換を行って、インクジェット方式により形成する。インクヘッド 104 から吐出する組成物は、タンタル（Ta）、タングステン（W）、チタン（Ti）、モリブデン（Mo）、アルミニウム（Al）、銅（Cu）、クロム（Cr）、Nd から選択された元素、または前記元素を主成分とする合金材料若しくは化合物材料、AgPdCu 合金などから適宜選択された導電性の材料を溶媒に溶解又は分散させたものを用いる。但し、パネル内の光の進行方向によっては、導電膜 567 は透明材料で作製する必要があるため、適宜材料を選択する。なお、導電膜 567 は、インクジェット方式ではなく、スパッタリング法などの公知の方法を用いて基板 101 の全面に成膜して、その後、所望の形状にパターン加工してもよい。但し、導電膜 567 をインクジェット方式により形成すると、所望の箇所だけに成膜すればよいため、無駄な材料を削減し、材料の利用効率の向上につながる。

## 【0041】

そして、導電膜 567 を形成後、本発明のレジストパターンの作製方法を用いて、減圧又は真空中でインクジェット方式によりレジスト 571 を形成する（図 14（B））。そして、上述したように、パターンが形成されたフォトマスクを用いた露光処理、レジストの露光された部分を薬液で溶かす現像処理、エッチング処理、最後にレジスト剥離処理を経て、所望の形状にパターン加工された導電膜 567 を形成する（図 14（C））。

## 【0042】

続いて、上記の導電膜 567 の形成と同様に、減圧又は真空中でインクジェット方式により導電膜 581 を形成する（図 14（D））。インクジェット方式で作製する場合には、インクヘッドのノズル径にもよるが、露光工程などを必要とせずに、所望の形状に形成できる場合がある。その場合には、露光工程などの工程を省略してもよく、本実施の形態では、該工程を省略した。

## 【0043】

そして、選択的にエッチング処理を行って、N+半導体層 566a、566b、配線 568、569 を形成する（図 14（E））。そして、窒化珪素などからなる保護膜 513 を作製したら、そして、共通電極 515、カラーフィルタ 516、ブラックマトリックス 517 などが形成された対向基板 518 と貼り合わせて、液晶 522 を注入する。

## 【0044】

なお、図 15（B）には、TFT などが有する薄膜の電極パターンなどの画素部 531 が形成されたアレイ基板 530 と、コモン電極 533 が形成されたカラーフィルタ基板 532 を示し、図 15（C）に示すようにこの 2 枚の周囲をシール材で 5～6  $\mu\text{m}$  の間隔で接着して貼り合わせる。2 枚の基板の間隔を正確に保つため、シール材にはシール材スペーサが設けられ、面内には、面内スペーサが配置され、その間隔には液晶が満たされている。

## 【0045】

また図 15（A）には、液晶表示パネルの上面図を示す。501 は回路を制御するコントローラ、502 はソースドライバ、503 はゲートドライバ、504

は表示部である。このように、非晶質半導体で形成する場合には、モノシリック化せず、表示部以外の回路は、IC（集積回路）などを用いて行う。

#### 【0046】

続いて、図16を用い、アクティブマトリクス型の液晶表示装置の作製工程を以下に示す。

#### 【0047】

最初に、透光性有する基板600を用いてアクティブマトリクス基板を作製する。基板サイズとしては、600mm×720mm、680mm×880mm、1000mm×1200mm、1100mm×1250mm、1150mm×1300mm、1500mm×1800mm、1800mm×2000mm、2000mm×2100mm、2200mm×2600mm、または2600mm×3100mmのような大面積基板を用い、製造コストを削減することが好ましい。用いることのできる基板として、コーニング社の#7059ガラスや#1737ガラスなどに代表されるバリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板を用いることができる。更に他の基板として、石英基板、プラスチック基板などの透光性基板を用いることもできる。

#### 【0048】

まず、スパッタ法を用いて絶縁表面を有する基板600上に導電層を基板全面に形成した後、第1のフォトリソグラフィ工程を行い、レジストマスクを形成し、エッチングにより不要な部分を除去して配線及び電極（ゲート電極、保持容量配線、及び端子など）を形成する。なお、必要があれば、基板600上に下地絶縁膜を形成する。以下、フォトリソグラフィ工程には、本発明を適用する。レジストマスクの形成にインクジェット方式を用いる本発明は、スピン塗布を行う必要がないため、レジスト材料の利用効率が大幅に向上し、作製費用の低減につながる。

#### 【0049】

上記の配線及び電極の材料としては、Ti、Ta、W、Mo、Cr、Ndから選ばれた元素、前記元素を成分とする合金、または前記元素を成分とする窒化物で形成する。さらに、Ti、Ta、W、Mo、Cr、Ndから選ばれた元素、前



記元素を成分とする合金、または前記元素を成分とする窒化物から複数選択し、それを積層することもできる。

#### 【0050】

また、画面サイズが大画面化するとそれぞれの配線の長さが増加して、配線抵抗が高くなる問題が発生し、消費電力の増大を引き起こす。よって、配線抵抗を下げ、低消費電力を実現するために、上記の配線及び電極の材料としては、Cu、Al、Ag、Au、Cr、Fe、Ni、Ptまたはこれらの合金を用いることもできる。

#### 【0051】

次に、PCVD法によりゲート絶縁膜を全面に成膜する。ゲート絶縁膜は窒化シリコン膜と酸化シリコン膜の積層を用い、膜厚を50～200nmとし、好ましくは150nmの厚さで形成する。尚、ゲート絶縁膜は積層に限定されるものではなく酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、酸化タンタル膜などの絶縁膜を用いることもできる。

#### 【0052】

次に、ゲート絶縁膜上に、50～200nm好ましくは100～150nmの膜厚で第1の非晶質半導体膜を、プラズマCVD法やスパッタ法などの公知の方法で全面に成膜する。代表的には非晶質シリコン(a-Si)膜を100nmの膜厚で成膜する。なお、大面積基板に成膜する際、チャンバーも大型化するためチャンバー内を真空にすると処理時間がかかり、成膜ガスも大量に必要となるため、大気圧で線状のプラズマCVD装置を用いて非晶質シリコン(a-Si)膜の成膜を行ってもよい。

#### 【0053】

次に、一導電型(n型またはp型)の不純物元素を含有する第2の非晶質半導体膜を20～80nmの厚さで成膜する。一導電型(n型またはp型)を付与する不純物元素を含む第2の非晶質半導体膜は、プラズマCVD法やスパッタ法などの公知の方法で全面に成膜する。本実施の形態ではリンが添加されたシリコンターゲットを用いてn型の不純物元素を含有する第2の非晶質半導体膜を成膜する。

**【0054】**

次に、第2のフォトリソグラフィ工程によりレジストマスクを形成し、エッチングにより不要な部分を除去して島状の第1の非晶質半導体膜、および島状の第2の非晶質半導体膜を形成する。この際のエッチング方法としてウエットエッチングまたはドライエッチングを用いる。

**【0055】**

次に、島状の第2の非晶質半導体膜を覆う導電層をスパッタ法で形成した後、第3のフォトリソグラフィ工程を行い、レジストマスクを形成し、エッチングにより不要な部分を除去して配線及び電極（ソース配線、ドレイン電極、保持容量電極など）を形成する。上記の配線及び電極の材料としては、Al、Ti、Ta、W、Mo、Cr、Nd、Cu、Ag、Au、Cr、Fe、Ni、Ptから選ばれた元素、または前記元素を成分とする合金で形成する。

**【0056】**

次に、第4のフォトリソグラフィ工程によりレジストマスクを形成し、エッチングにより不要な部分を除去してソース配線、ドレイン電極、容量電極を形成する。この際のエッチング方法としてウエットエッチングまたはドライエッチングを用いる。この段階でゲート絶縁膜と同一材料からなる絶縁膜を誘電体とする保持容量が形成される。そして、ソース配線、ドレイン電極をマスクとして自己整合的に第2の非晶質半導体膜の一部を除去し、さらに第1の非晶質半導体膜の一部を薄膜化する。薄膜化された領域はTF Tのチャネル形成領域となる。

**【0057】**

次に、プラズマCVD法により150 nm厚の窒化シリコン膜からなる保護膜と、150 nm厚の酸化窒化シリコン膜から成る第1の層間絶縁膜を全面に成膜する。なお、大面積基板に成膜する際、チャンバーも大型化するためチャンバー内を真空にすると処理時間がかかり、成膜ガスも大量に必要となるため、大気圧で線状のプラズマCVD装置を用いて窒化シリコン膜からなる保護膜の成膜を行ってもよい。この後、水素化を行い、チャネルエッチ型のTF Tが作製される。

**【0058】**

なお、本実施の形態ではTF T構造としてチャネルエッチ型とした例を示した

が、TFT構造は特に限定されず、チャンネルストッパー型のTFT、トップゲート型のTFT、或いは順スタガ型のTFTとしてもよい。

#### 【0059】

次に、第5のフォトリソグラフィー工程を行い、レジストマスクを形成して、その後ドライエッチング工程により、ドレイン電極や保持容量電極に達するコンタクトホールを形成する。また、同時にゲート配線と端子部を電氣的に接続するためのコンタクトホール（図示しない）を端子部分に形成し、ゲート配線と端子部を電氣的に接続する金属配線（図示しない）を形成してもよい。また、同時にソース配線に達するコンタクトホール（図示しない）を形成し、ソース配線から引き出すための金属配線を形成してもよい。これらの金属配線を形成した後にITO等の画素電極を形成してもよいし、ITO等の画素電極を形成した後にこれらの金属配線を形成してもよい。

#### 【0060】

次に、ITO（酸化インジウム酸化スズ合金）、酸化インジウム酸化亜鉛合金（ $\text{In}_2\text{O}_3\text{—ZnO}$ ）、酸化亜鉛（ $\text{ZnO}$ ）等の透明電極膜を110nmの厚さで成膜する。その後、第6のフォトリソグラフィー工程とエッチング工程を行うことにより、画素電極601を形成する。

#### 【0061】

以上、画素部においては、6回のフォトリソグラフィー工程により、ソース配線と、逆スタガ型の画素部のTFT及び保持容量と、端子部で構成されたアクティブマトリクス基板を作製することができる。

#### 【0062】

次いで、アクティブマトリクス基板上に配向膜623を形成しラビング処理を行う。なお、本実施の形態では配向膜623を形成する前に、アクリル樹脂膜等の有機樹脂膜をパターンニングすることによって基板間隔を保持するための柱状のスペーサ602を所望の位置に形成した。また、柱状のスペーサに代えて、球状のスペーサを基板全面に散布してもよい。

#### 【0063】

次いで、対向基板を用意する。この対向基板には、着色層、遮光層が各画素に

対応して配置されたカラーフィルタ 620 が設けられている。また、このカラーフィルタと遮光層とを覆う平坦化膜を設けている。次いで、平坦化膜上に透明導電膜からなる対向電極 621 を画素部と重なる位置に形成し、対向基板の全面に配向膜 622 を形成し、ラビング処理を施す。

#### 【0064】

そして、従って、アクティブマトリクス基板の画素部を囲むようにシール材を描画した後、減圧下でシール材に囲まれた領域にインクジェット法で液晶を吐出する。次いで、大気にふれることなく、減圧下でアクティブマトリクス基板と対向基板とをシール材 607 で貼り合わせる。シール材 607 にはフィラー（図示しない）が混入されていて、このフィラーと柱状スペーサ 602 によって均一な間隔を持って 2 枚の基板が貼り合わせられる。インクジェット法で液晶を吐出する方法を用いることによって作製プロセスで使用する液晶の量を削減することができ、特に、大面積基板を用いる場合に大幅なコスト低減を実現することができる。

#### 【0065】

つまり、本実施の形態では、インクジェット法によって基板上に設けられた画素電極上、即ち画素部上のみに液晶材料の噴射（または滴下）を行った後、シールが設けられた対向基板と貼り合わせる。また、対向基板にシール描画と液晶滴下との両方をおこなってもよいし、画素部が設けられた基板にシール描画と液晶滴下との両方をおこなってもよい。

#### 【0066】

インクジェット法としては、インク滴の制御性に優れインク選択の自由度の高いことからインクジェットプリンターで利用されているピエゾ方式を用いてもよい。なお、ピエゾ方式には、MLP (Multi Layer Piezo) タイプとMLChip (Multi Layer Ceramic Hyper Integrated Piezo Segments) タイプがある。

#### 【0067】

なお本実施の形態において、画素電極に向けて微量の液晶を複数滴噴射（または滴下）を行うことで、液晶表示装置を作成するものである。インクジェット法を用いることによって、吐出回数、または吐出ポイントの数などで微量な液晶の

量を自由に調節することができる。

#### 【0068】

また、インクジェット法による液晶の噴射（または滴下）は、不純物が混入しないように減圧下で行うことが好ましい。また、液晶の噴射（または滴下）を行っている間、基板を加熱して液晶を低粘度化させる。また、必要であればインクジェット法による液晶の滴下後にスピンを行って膜厚の均一化を図ってもよい。また、貼り合わせの作業は、貼り合わせる際に気泡が入らないように減圧下で行うことが好ましい。

#### 【0069】

このように、必要な箇所のみに必要な量の液晶が滴下されるため、材料のロスがなくなる。また、シールパターンは閉ループとするため、液晶注入口および通り道のシールパターンは不要となる。従って、液晶注入時に生じる不良（例えば、配向不良など）がなくなる。

#### 【0070】

また、液晶としてはインクジェット法によりノズルから噴出させることができれば、特に限定されず、液晶材料を光硬化材料や熱硬化材料などと混合させて、滴下後に一对の基板間の接着強度を高めてもよい。

#### 【0071】

また、シールとしては、液晶と接触しても液晶に溶解しない材料を選択することが好ましい。

#### 【0072】

また、一对の基板間隔は、スペーサ球を散布したり、樹脂からなる柱状のスペーサを形成したり、シール材にフィラーを含ませることによって維持すればよい。

#### 【0073】

このようにしてアクティブマトリクス型液晶表示装置が完成する。そして、必要があれば、アクティブマトリクス基板または対向基板を所望の形状に分断する。さらに、公知の技術を用いて偏光板 603 等の光学フィルムを適宜設ける。そして、公知の技術を用いて FPC を貼りつける。

**【0074】**

以上の工程によって得られた液晶モジュールに、バックライト604、導光板605を設け、カバー606で覆えば、図16にその断面図の一部を示したようなアクティブマトリクス型液晶表示装置（透過型）が完成する。なお、カバーと液晶モジュールは接着剤や有機樹脂を用いて固定する。また、透過型であるので偏光板603は、アクティブマトリクス基板と対向基板の両方に貼り付ける。

**【0075】**

また、本実施の形態は透過型の例を示したが、特に限定されず、反射型や半透過型の液晶表示装置も作製することができる。反射型の液晶表示装置を得る場合は、画素電極として光反射率の高い金属膜、代表的にはアルミニウムまたは銀を主成分とする材料膜、またはそれらの積層膜等を用いればよい。

**【0076】****【実施例】****（実施例1）**

本発明の実施例について、図4～6を用いて説明する。図4は、インクジェット法を用いた印刷装置の構成を示す。

**【0077】**

図4において、インクヘッド201から吐出される組成物は、基板上で連続したレジストパターンが形成されるように、吐出する周期と基板の移動速度を調節する。なおインクヘッド201に隣接して、組成物の平滑化手段として気体を噴出するノズル202を具備してもよい。このノズル202から噴出する気体により、基板215上に吐出された組成物を平滑化する。そして、インクヘッド201と基板とを相対的に動かすことで、線状のパターンが形成されるが、このとき、気体を噴出させて、このパターンを平滑化することができる。また、吐出した組成物の着弾位置の精度を高めるために、インクヘッド201と基板215との間隔を1ミリ以下に近づけることが好ましい。そのためには、インクヘッド201が上下に動く移動機構204とその制御手段203を設け、パターン形成時のみ基板215に近づける構成とする。

**【0078】**

その他、基板 215 を固定し X Y  $\theta$  方向に可動して、基板 215 を真空チャック等の手法で固定する基板ステージ 205、インクヘッド 201 に組成物を供給する手段 206、ノズル 202 に気体を供給する手段 207、処理室を真空にする真空排気手段 216 などから構成される。筐体 210 はインクヘッド 201、基板ステージ 205 等を覆う。ガス供給手段 208 と筐体 210 内に設けられたシャワーヘッド 209 により、組成物の溶媒と同じ気体を供給して雰囲気置換しておくことと乾燥をある程度防止することができ、長時間印刷を続けることができる。その他付随する要素として、処理する基板を保持するキャリア 212、そのキャリア 212 から搬出入させる搬送手段 211、清浄な空気を送り出し作業領域の埃を低減するクリーンユニット 213 などを備えても良い。

#### 【0079】

次いで、上記の印刷装置が組み込まれたマルチチャンバーの構成を図 5 に示す。搬送室 223 は基板の搬入または搬出を行い、ロード・アンロード室とも呼ばれる。ここには、基板をセットしたキャリア 224 が配置される。共通室 220 は基板 221 を搬送する機構（搬送機構）222 を含む。搬送機構 222 としては、基板のハンドリングを行うロボットアームなどが挙げられる。

#### 【0080】

共通室 220 にはゲート 232～236 を介して複数の処理室が連結されている。図 5 の構成では共通室 220 を減圧（真空）の状態にしており、各処理室はゲート 232～236 によって共通室 220 と遮断されている。各処理室には排気ポンプを設けて、真空下での処理を行う。排気ポンプとしては、油回転ポンプ、メカニカルブースターポンプ、ターボ分子ポンプ若しくはクライオポンプを用いることが可能であるが、水分の除去に効果的なクライオポンプが好ましい。

#### 【0081】

そして、本発明では、インクジェット用処理室 227 でレジストパターンの形成を行う。インクジェット用処理室 227 には基板保持手段や図 4 に示したインクヘッド等が設けられている。また、加熱処理は、レーザー照射室 228 で行う。レーザー照射室 228 は、大気と遮断されており、基板を載置して、該基板の位置を制御する位置制御手段、レーザー発振装置 230、光学系 229、中央演

算処理装置及びメモリ等の記憶手段を兼ね備えたコンピューター（CPU）等を有する。

#### 【0082】

成膜用処理室225は、パッシベーション膜を形成するための処理室である。パッシベーション膜としては窒化珪素膜または窒化酸化珪素膜等をプラズマCVD法で形成する。従って、図示していないが、シラン（ $\text{SiH}_4$ ）、酸化窒素（ $\text{N}_2\text{O}$ ）、アンモニア（ $\text{NH}_3$ ）などのガス供給系、高周波電源を用いたプラズマ発生手段、基板加熱手段などが設けられている。なお、本マルチチャンバーには、パッシベーション膜だけでなく、他の薄膜を目的として成膜室を設けてもよい。

#### 【0083】

以上の構成を有する本装置は、レジストパターンの形成がインクジェット方式により行われる点に特徴があり、また、レーザー照射室やパッシベーション膜の成膜室がマルチチャンバー方式で全て搭載されている点に特徴がある。従って、例えば、被膜の成膜からレジストパターンの形成の工程を一度も外気に晒すことなく行うことが可能である。なおこのマルチチャンバーには、以下の図6に示すレジスト剥離装置などの他の装置を搭載させてもよい。

#### 【0084】

図6で示すレジスト剥離装置は、被処理基板を1枚ずつ連続的に処理することのできる枚葉処理方式のものであり、搬送室900を中心として、その周辺に露光処理室902、剥離処理室903、904、洗浄室905、ロード／アンロード室901が備えられている。処理基板はロード／アンロード室901に備えられた基板カセット910から供給され、基板カセット911に回収される。基板は搬送室900に備えられた搬送手段906により各処理室に搬送される。剥離処理室903、904はスピン塗布方式の処理室であり、レジスト剥離液を供給してレジスト剥離処理や、IPAや純水を供給して剥離後のリンス処理を行う。洗浄室905はシャワーノズル908とエアブローで成る乾燥手段909を備えたライン式の洗浄方式を図示しているが、スピン方式の洗浄を行っても良い。また、IR室911はハロゲンランプ又は赤外線ランプを用いた加熱手段912



により、基板を予備加熱するところである。なおこのレジスト剥離装置には、アッシング装置又はドライエッチング装置など搭載させてもよい。すなわち、多室分離式のアッシング装置又はドライエッチング装置の一室として上記ようなレジスト剥離室を付加しても良い。

#### 【0085】

露光処理室 902 には、レジストパターンに感光剤の感光波長域の光を照射する為の処理ユニットが備え 907 が備えられている。感光剤の感光波長域の光としては、感光剤にもよるが、一般的には波長 350 ~ 450 nm の光が必要である。当該波長域を満足する光源としては、多波長光の等倍投影露光装置や単波長光の等倍投影露光装置の光源として一般的に使用されている超高圧水銀灯が好適な一例として挙げられ、超高圧水銀灯のスペクトル光である g 線 (436 nm) と h 線 (405 nm) と i 線 (365 nm) とから成る多波長光を照射する構成となっている。これには、光学フィルタと、光源の超高圧水銀灯と超高圧水銀灯 405 に電力を供給する為の電力供給ラインなどから構成されるものである。光学フィルタとしては、吸収フィルタや薄膜干渉フィルタが考えられ、これらの吸収フィルタや薄膜干渉フィルタを適切に積層して、g 線 (436 nm) と h 線 (405 nm) と i 線 (365 nm) とから成る多波長光を分光透過する。尚、光照射の処理時間は露光装置での露光時間の様に厳密なものではないが、レジストパターンの軟化形状に影響する為、所定時間の光照射処理が行われる装置構成が必要である。この様な装置構成としては、図示してないが、シャッター機構を設けるとか、所定時間の間のみ超高圧水銀灯への電力供給を行う機構を設ける等の手段が考えられる。

#### 【0086】

本発明は、上記の実施の形態と自由に組み合わせることが可能である。

#### 【0087】

(実施例 2)

図 8 (A) は本発明に係るプラズマ処理装置の上面図であり、図 8 (B) は断面図である。同図において、3021 は被処理物 3012 のカセット室である。カセット室 3021 には、表面処理が行われるガラス基板、樹脂基板、半導体基

板等の被処理物 3012 がセットされる。被処理物 3012 としては、大型基板（例えば 300mm×360mm）、通常基板（例えば 127mm×127mm）問わず、所望のサイズの基板が用いられる。なおカセット室 3021 にセットされる基板には、洗浄などの前処理をあらかじめ行っておくことが好ましい。

#### 【0088】

3022 は搬送室であり、搬送機構 3020 により、カセット室 3021 に配置された被処理物 3012 を、ロボットアームによりプラズマ処理室 3023 に搬送する。搬送室 3022 に隣接するプラズマ処理室 3023 には、防塵のために外気を遮断するように空気の流れをつくり、且つ被処理物 3012 の搬送も行う搬送手段 3018、加熱手段 3019 及びプラズマ発生手段 3025 が設けられる。加熱手段 3019 は、ハロゲンランプ等の公知の加熱手段を用いればよく、被処理物 3012 の下面から加熱する。3018 は気流制御手段、3026 はガスの吹き出し口であり、ガス供給手段 3029 から供給される不活性ガスなどの搬送用ガスを用いて気流の制御を行う。本発明では、大気圧又は大気圧近傍下で動作させるため、気流制御手段 3018 により、プラズマ発生手段 3025 付近の気流を制御することのみで、外部からの汚染や反応生成物の逆流を防止することができる。つまり、外界との分離はこの気流制御手段 3018 のみで行うことも可能であり、プラズマ処理室 3023 を完全に密閉する必要がない。また本発明は、減圧装置に必要である真空引きや大気開放の時間が必要なく、複雑な真空系を配置する必要がない。

#### 【0089】

また、ガス供給手段 3029 から供給されるガスは、加熱手段 3028 により所望の温度（50度～800度）に加熱され、この加熱されたガスを被処理物 3012 に吹き付けることで、この被処理物 3012 を加熱する。この加熱手段 3028 は、気体を加熱できるものであれば、特に限定されず、公知のものを用いればよい。本発明では、加熱されたガスを被処理物 3012 の上面に吹き付けて加熱し、さらに、加熱手段 3019 により被処理物 3012 の下面を加熱する。このように、被処理物 3012 の両面を加熱することで、当該被処理物 3012 を均一に加熱する。また、ガス供給手段 3029 から供給される搬送用ガスには

、不活性ガスを用いればよい。

#### 【0 0 9 0】

プラズマ発生手段 3 0 2 5 は、第 1 の電極 3 0 1 3 及び第 2 の電極 3 0 1 4 により構成され、高周波電源 3 0 1 7、排気系、ガス供給手段などに接続される。プラズマ処理室 3 0 2 3 において、所定の表面処理が終了した被処理物 3 0 1 2 は、搬送室 3 0 2 4 に搬送され、この搬送室 2 4 から別の処理室に搬送される。

#### 【0 0 9 1】

また、プラズマ処理装置内の C P U に、所望の箇所、つまり、アッシング処理を行うレジストが配置された箇所及びその周辺のみに、プラズマ処理を行うことができるプログラムを内蔵させておく。そうすると、供給するガスの節約につながり、作製コストを削減することができる。

#### 【0 0 9 2】

本構成のプラズマ処理装置は、加熱したガスを吹き付けることで被処理物を均一に加熱し、また前記ガスにより被処理物を水平かつ非接触状態で浮上させるとともに移動させて、効率よくプラズマ処理を行うプラズマ処理装置及びプラズマ処理方法を提供する。また、垂直方向と斜め方向に気体を噴射する気流制御手段により被処理物（特に大型な基板に好適）全面を移動させ、かつ気流制御手段において被処理物に対し吹き付けと吸引を同時に行って被処理物の浮上高さを調整し、また被処理物の水平精度をガス流量で調整して被処理物の高さを精密に調整する。上記構成を有する本発明は、プラズマと被処理物の間の制御を容易に行うことができる。さらに本発明は、被処理物の大きさに制約されず、また被処理物の表面の形状に沿わせて搬送することで、適正且つ容易にプラズマ処理することができる。

#### 【0 0 9 3】

また上記構成を有する本発明は、C V D 法などによる被膜の成膜速度、エッチング処理の速度、アッシング処理の速度が向上する。さらに、同じ処理室内に、プラズマ発生手段を順に配置することで、複数回の表面処理を連続的に行うことができるため、製造装置が簡略化する。なお C V D 法による被膜の成膜に際し、プラズマ発生手段を線状に形成し、その線状のプラズマを走査することで被膜を

成膜することが好ましい。

#### 【0094】

本実施例は、上記の実施の形態と自由に組み合わせることが可能である。

#### 【0095】

(実施例3)

本発明の実施例について、図7、8を用いて説明する。本実施例では、本発明のレジストパターンの作製方法を半導体層の形成、ゲート電極の形成、ソース配線、ドレイン配線などの形成に適用して作製されたTFTを具備した表示装置の断面構造について説明する。

#### 【0096】

絶縁表面上に駆動回路部及び画素部に配置されるトランジスタを形成する(図7(A))。なお図7(A)には、駆動回路部に配置されるTFTとしてN型TFT109、P型TFT110を図示し、画素部に配置されるTFTとしてスイッチ用TFT106、駆動用TFT107を図示する。そして、駆動用TFT107の配線26と電氣的に接続されるように、透明導電膜からなる第1の電極40を形成する。透明導電膜としては仕事関数の大きい材質を用いて作製することが望ましく、一例としては、酸化インジウムと酸化スズの化合物(ITO)、酸化インジウムと酸化亜鉛の化合物、酸化亜鉛、酸化スズ、酸化インジウム、窒化チタンなどが挙げられる。本形態では第1の電極40として、スパッタリング法で、 $0.1\mu\text{m}$ の厚さでITO膜を形成した。

#### 【0097】

なお本形態では、配線57を形成後、該配線57に電氣的に接続されるように透明導電膜を形成する方法を示したが、他の方法で形成してもよい。例えば、透明導電膜を形成し、該透明導電膜をパターン加工した後、TFTの配線26を形成してもよい。そのときの断面構造を図7(D)に示す。また、TFTの配線26を形成した後、絶縁膜を形成し、その後配線26に達するように絶縁膜にコンタクトホールを開口する。そして、配線26と電氣的に接続されるように透明導電膜を形成してもよい。そのときの断面構造を図7(E)に示す。

#### 【0098】

次いで、第1の電極40の端面を覆うように絶縁膜42を形成する。絶縁膜42を形成する材料は特に限定されず、無機又は有機の材料で形成することができるが、感光性の有機物を使用して形成すると、開口部の形状が発光層を蒸着する際に段切れなどが起こりにくいものとなるため好ましい。例えば、絶縁膜42の材料としてネガ型の感光性樹脂を用いた場合、図11(A)のように、絶縁膜128の上端部に第1の曲率半径を有する曲面、絶縁膜128の下端部に第2の曲率半径を有する曲面を有するように形成される。第1及び第2の曲率半径は、 $0.2\mu\text{m} \sim 3\mu\text{m}$ 、また前記開口部の壁面のITOに対する角度は $35^\circ$ 以上とすることが好ましい。また、ポジ型の感光性樹脂を用いた場合、開口部の形状は図11(B)のように絶縁膜の上端部は曲率半径を有する曲面となる。また、絶縁膜128の開口部をドライエッチングで作製した場合は図7(C)に示すような形状となる。その後、PVA（ポリビニルアルコール）系の多孔質体を用いて拭い、ゴミ等の除去を行う。本形態では、PVAの多孔質体を用いた拭浄により、ITOや絶縁膜をエッチングしたときに発生する微粉（ゴミ）の除去を行った。

#### 【0099】

次いで、第1の電極40と接するように発光層43を形成する。発光層43は、蒸着法、塗布法（スピンコート法、インクジェット法など）により形成される。本形態では、蒸着装置を用いて、蒸着源を移動させながら蒸着を行った。例えば、真空度が $5 \times 10^{-3} \text{ Torr}$  ( $0.665 \text{ Pa}$ ) 以下、好ましくは $10^{-4} \sim 10^{-6} \text{ Torr}$ まで真空排気された成膜室で蒸着を行った。蒸着の際、抵抗加熱により、予め有機化合物は気化されており、蒸着時にシャッターが開くことによって基板の方向へ飛散する。つまり、気化された有機化合物は、上方に飛散し、メタルマスクに設けられた開口部を通して基板に蒸着され、発光層43が形成された。

#### 【0100】

なお、発光層43の蒸着前処理に、全体にPEDOTを塗布し、ベークを行ってもよい。このとき、PEDOTはITOとの濡れ性が良くないため、一旦PEDOTを塗布後、水洗し、再度PEDOTを塗布することが好ましい。その後、

常圧で加熱を行って水分を飛ばしてから、減圧雰囲気で加熱を行う。

#### 【0101】

本発明では、発光素子を構成する第1及び第2の電極間に設けられる一つ又は複数の層を総称して発光層43とよぶ。発光層43は、低分子系有機化合物材料、高分子系有機化合物材料、或いは、両者を適宜組み合わせて形成することが可能である。また、電子輸送性材料と正孔輸送性材料を適宜混合させた混合層、又はそれぞれの接合界面に混合領域を形成した混合接合を形成しても良い。また、有機系の材料のほかに無機系の発光材料を使用しても良い。さらに、発光層43の構造も特に限定されず、低分子材料からなる層を積層した構造、高分子材料からなる層と低分子材料からなる層とを積層した構造でもよい。

#### 【0102】

続いて発光層43上に、第2の電極45を形成する。第2の電極45は、仕事関数の小さい金属(Li、Mg、Cs)を含む薄膜、Li、Mg等を含む薄膜上に積層した透明導電膜との積層膜で形成する。膜厚は陰極として作用するように適宜設定すればよいが、0.01~1 $\mu$ m程度の厚さに公知の方法(電子ビーム蒸着法など)で形成する。但し、電子ビーム蒸着法を用いる場合、加速電圧が高すぎると放射線を発生し、TFTにダメージを与えてしまう。しかし、加速電圧が低すぎても成膜速度が下がり、生産性が低下する。そのため、第2の電極45を陰極として作用しうる膜厚より過剰には成膜しないようにする。第2の電極45が薄いと、成膜速度が遅くても生産性に大きな影響は現れない。しかしながら、陰極の膜厚が薄いことで高抵抗化してしまう問題も発生するが、陰極上に低抵抗金属であるAlなどを抵抗加熱蒸着やスパッタリング法などで形成し、積層構造とすることで解決する。本形態では、第2の電極45として電子ビーム蒸着法でAl-Liを0.1 $\mu$ mの厚さで形成した。

#### 【0103】

次に、絶縁膜42及び第2の電極45上に、保護膜46を成膜する。保護膜46は、水分や酸素などの発光素子の劣化を促進させる原因となる物質を、他の絶縁膜と比較して透過させにくい膜を用いる。代表的には、DLC膜、窒化炭素膜、RFスパッタリング法で形成された窒化珪素膜等を用いるのが望ましい。また

その膜厚は、10～200 nm程度とするのが望ましい。本形態では、スパッタリング法を用いて、窒化珪素膜を100 nmの厚さで形成した。

#### 【0104】

これまでの工程において形成された、第1の電極40、発光層43及び第2の電極45の積層体が発光素子111に相当する。第1の電極40は陽極、第2の電極45は陰極に相当する。なお発光素子111の励起状態には一重項励起と三重項励起があるが、発光はどちらの励起状態を経てもよい。

#### 【0105】

図7（B）には発光素子を用いた表示装置における一画素の上面図を示す。図7（B）の上面図において、A-B-Cに対応した断面図が図7（A）に相当する。また図7（C）は、図7（B）に対応した一画素の回路図を示す。図7（B）（C）において、16は走査線、23は信号線、24は電源線、108は容量素子、106はスイッチング用TFT、107は駆動用TFT、108は容量素子、111は発光素子である。

#### 【0106】

本形態では基板101側（底面）から発光素子から発せられる光を取り出す、所謂下面出射を行う場合を示した。しかし、基板101の表面から光を取り出す、所謂上面出射を行うようにしてもよい。その場合、第1の電極40を陰極、第2の電極45を陽極に相当するように形成し、さらに第2の電極45は透明材料で形成するとよい。また、駆動用TFT107はNチャネル型TFTで形成することが好ましい。なお、駆動用TFT107の導電型は適宜変更しても構わないが、容量素子108は該駆動用TFT107のゲート・ソース間電圧を保持するように配置する。また本形態では、発光素子を用いた発光装置の場合を示したが、液晶表示装置などの他の表示装置に用いてもよい。

#### 【0107】

本実施例は、上記の実施の形態と自由に組み合わせることができる。

#### 【0108】

（実施例4）

本発明の実施例について、図9を用いて説明する。図9は、トランジスタが形

成された基板をシーリング材によって封止することによって形成された表示パネルの上面図であり、図9 (B) は図9 (A) のB-B' における断面図、図9 (C) (D) は図9 (A) のA-A' における断面図である。

#### 【0109】

図9 (A) ~ (C) において、基板401上には、画素部(表示部)402、該画素部402を囲むように設けられた信号線駆動回路403、走査線駆動回路404a、404bが配置され、これらを囲むようにしてシール材406が設けられている。シール材406としては、ガラス材、金属材(代表的にはステンレス材)、セラミックス材、プラスチック材(プラスチックフィルムも含む)が用いられる。

#### 【0110】

このシール材406は、信号線駆動回路403、走査線駆動回路404a、404bの一部に重畳させて設けても良い。そして、該シール材406を用いてシーリング材407が設けられ、基板401、シール材406及びシーリング材407によって密閉空間408が形成される。シーリング材407には予め凹部の中に吸湿剤(酸化バリウムもしくは酸化カルシウム等)409が設けられ、上記密閉空間408の内部において、水分や酸素等を吸着して清浄な雰囲気を保ち、発光素子の劣化を抑制する役割を果たす。この凹部は目の細かいメッシュ状のカバー材410で覆われており、該カバー材410は、空気や水分は通し、吸湿剤409は通さない。なお、密閉空間408は、窒素もしくはアルゴン等の希ガスで充填しておけばよく、不活性であれば樹脂もしくは液体で充填することも可能である。

#### 【0111】

基板401上には、信号線駆動回路403及び走査線駆動回路404a、404bに信号を伝達するための入力端子部411が設けられ、該入力端子部411へはFPC412を介してビデオ信号等のデータ信号が伝達される。入力端子部411の断面は、図9 (B) に示す通りであり、走査線もしくは信号線と同時に形成された配線からなる入力配線413とFPC412側に設けられた配線415とを、導電体416を分散させた樹脂417を用いて電氣的に接続してある。



なお、導電体 4 1 6 としては、球状の高分子化合物に金もしくは銀といったメッキ処理を施したものをを用いれば良い。

#### 【0 1 1 2】

また図 9 (D) の表示パネルでは、シール材 4 0 6 を用いて透明な対向基板 4 2 1 が設けられ、基板 4 0 1、対向基板 4 2 1 及びシール材 4 0 6 によって密閉空間 4 2 2 が形成される。対向基板 4 2 1 には、カラーフィルタ 4 2 0 と該カラーフィルタを保護する保護膜 4 2 3 が設けられる。画素部 4 0 2 に配置された発光素子から発せられる光は、該カラーフィルタ 4 2 0 を介して外部に放出され、表示パネルでは多色表示を行う。密閉空間 4 2 2 は、不活性な樹脂もしくは液体などで充填される。なお、多色表示を行う際には、発光層が R G B の各々の色を発するように設定するか、白色発光をする発光層を設けた画素を配置しカラーフィルタや色変換層を用いるように設定するとよい。

#### 【0 1 1 3】

次いで、同一の絶縁表面上に画素部と該画素部を制御する駆動回路だけでなく、記憶回路及び C P U を搭載したパネルについて図 9 (E) を用いて説明する。

#### 【0 1 1 4】

図 9 (E) はパネルの外観を示し、該パネルは、基板 3 0 0 9 上に複数の画素がマトリクス状に配置された画素部 3 0 0 0 を有し、画素部 3 0 0 0 の周辺には、画素部 3 0 0 0 を制御する走査線駆動回路 3 0 0 1、信号線駆動回路 3 0 0 2 を有する。画素部 3 0 0 0 では、駆動回路から供給される信号に従って画像を表示する。対向基板は、画素部 3 0 0 0 及び駆動回路 3 0 0 1、3 0 0 2 上のみに設けてもよいし、全面に設けてもよい。但し、発熱する恐れがある CPU 3 0 0 8 には、放熱板が接するように配置することが好ましい。また前記パネルは、V R A M 3 0 0 3 (video random access memory、画面表示専用メモリ)、V R A M 3 0 0 3 の周辺にデコーダ 3 0 0 4、3 0 0 5、さらには R A M (random access memory) 3 0 0 6、R A M 3 0 0 6 の周辺にデコーダ 3 0 0 7、さらに C P U 3 0 0 8 を有する。基板 3 0 0 9 上の回路を構成する全ての素子は、非晶質半導体に比べて電界効果移動度が高く、オン電流が大きい多結晶半導体 (ポリシリコン) により形成されており、それ故に同一の絶縁表面上における複数の回路の一体形

成を実現している。なお画素部に配置された複数の画素の構成は限定されないが、複数の画素の各々に S R A M を配置することで、V R A M 3 0 0 3 及び R A M 3 0 0 6 の配置を省略してもよい。

#### 【 0 1 1 5 】

なお本形態では、発光素子を用いた表示パネルに本発明を適用した例を示したが、液晶表示素子を用いた表示パネルに本発明を適用してもよい。また本形態は、上記の実施の形態と自由に組み合わせることができる。

#### 【 0 1 1 6 】

(実施例 5)

本発明を用いて様々な電気器具を完成させることができる。その具体例について図 1 0 を用いて説明する。

#### 【 0 1 1 7 】

図 1 0 (A) は表示装置であり、筐体 2 0 0 1、支持台 2 0 0 2、表示部 2 0 0 3、スピーカー部 2 0 0 4、ビデオ入力端子 2 0 0 5 等を含む。本発明は、表示部 2 0 0 3 の作製に適用される。特に、本発明は 2 0 ～ 8 0 インチの大画面の表示装置に好適である。

#### 【 0 1 1 8 】

図 1 0 (B) は、ノート型パーソナルコンピュータであり、本体 2 2 0 1、筐体 2 2 0 2、表示部 2 2 0 3、キーボード 2 2 0 4、外部接続ポート 2 2 0 5、ポインティングマウス 2 2 0 6 等を含む。本発明は、表示部 2 2 0 3 の作製に適用される。

#### 【 0 1 1 9 】

図 1 0 (C) は記録媒体を備えた携帯型の画像再生装置（具体的には D V D 再生装置）であり、本体 2 4 0 1、筐体 2 4 0 2、表示部 A 2 4 0 3、表示部 B 2 4 0 4、記録媒体（D V D 等）読み込み部 2 4 0 5、操作キー 2 4 0 6、スピーカー部 2 4 0 7 等を含む。表示部 A 2 4 0 3 は主として画像情報を表示し、表示部 B 2 4 0 4 は主として文字情報を表示するが、本発明は、これら表示部 A、B 2 4 0 3、2 4 0 4 の作製に適用される。

#### 【 0 1 2 0 】

以上の様に、本発明の適用範囲は極めて広く、本発明をあらゆる分野の電気器具の作製に適用することが可能である。また、上記の実施の形態、実施例と自由に組み合わせることができる。

### 【 0 1 2 1 】

#### 【発明の効果】

上記構成を有する本発明は、メータ角の大型基板に対しても簡単にレジストパターンを形成することができる。また、スピンドット工程を必要としない本発明は、無駄な材料が僅かとなることから材料の利用効率の向上、さらには、作製費用の削減を実現することができる。

#### 【図面の簡単な説明】

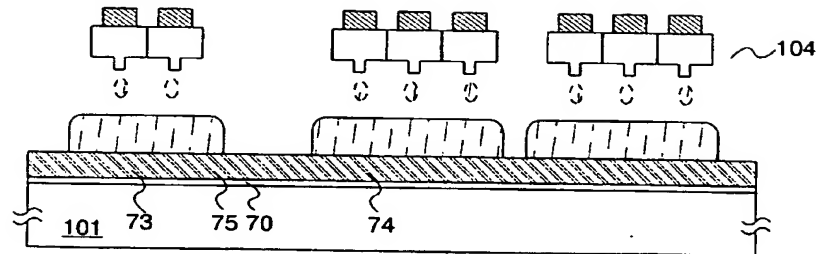
- 【図 1】 本発明の作製方法を説明する斜視図と上面図。
- 【図 2】 本発明の作製方法を説明する断面図。
- 【図 3】 本発明の作製方法を説明する断面図。
- 【図 4】 インクジェット用装置を説明する図。
- 【図 5】 マルチチャンバーを示す図。
- 【図 6】 レジスト剥離装置を説明する図。
- 【図 7】 薄膜トランジスタの断面図と上面図。
- 【図 8】 プラズマ処理装置の上面図と断面図。
- 【図 9】 表示パネルを示す図。
- 【図 1 0】 電子機器を示す図。
- 【図 1 1】 薄膜トランジスタの断面図。
- 【図 1 2】 本発明の作製方法を説明する断面図。
- 【図 1 3】 本発明の作製方法を説明する断面図。
- 【図 1 4】 本発明の作製方法を説明する断面図。
- 【図 1 5】 表示パネルを示す図。
- 【図 1 6】 表示パネルの断面図。

【書類名】

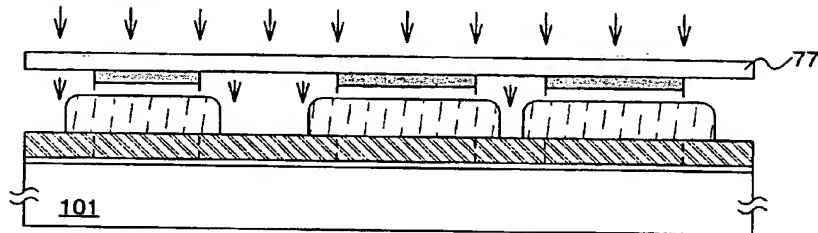
図面

【図 1】

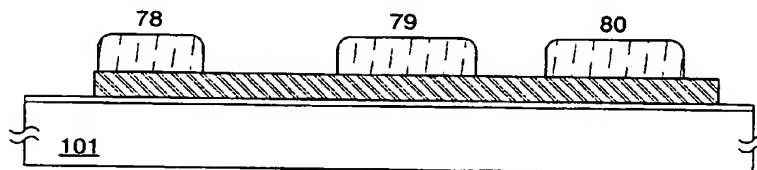
## (A) レジストパターンの形成



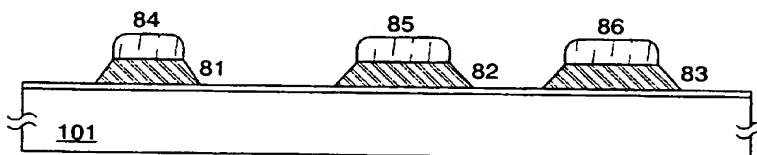
## (B) 露光処理



## (C) 現像処理



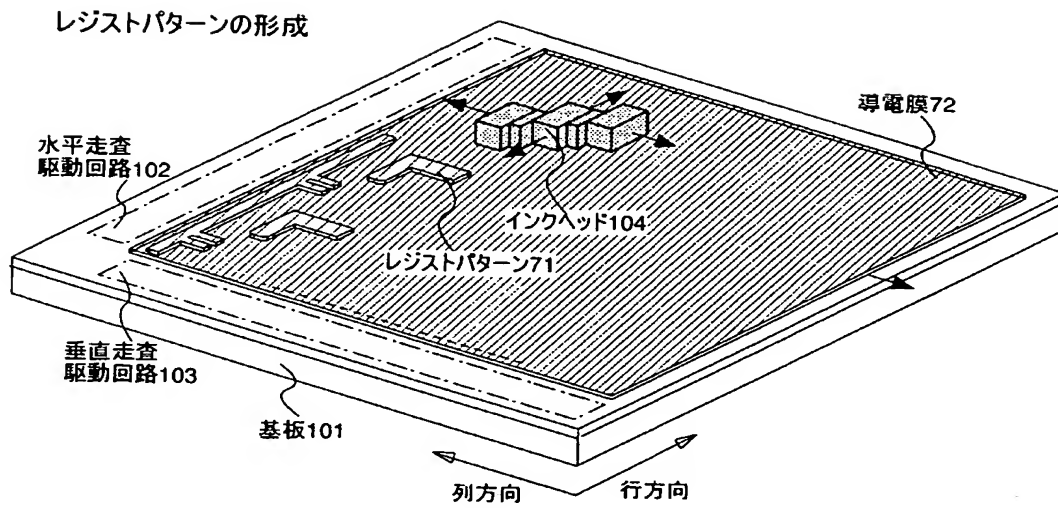
## (D) エッチング処理



## (E) レジスト剥離処理

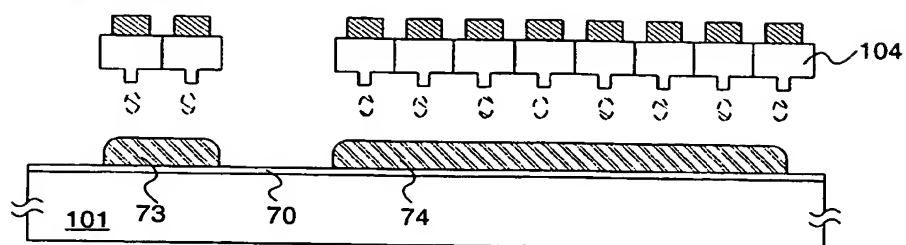


【図 2】

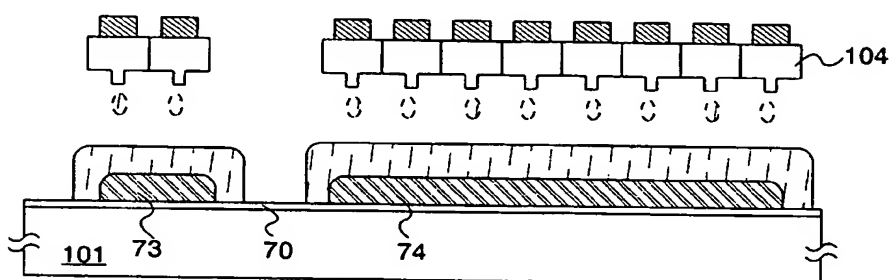


【図 3】

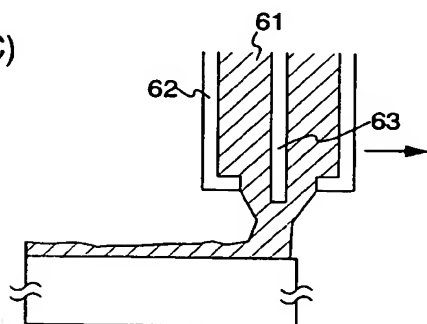
## (A) 配線の形成



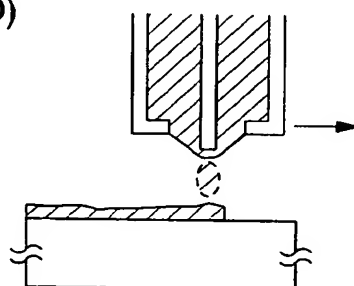
## (B) レジストパターンの形成



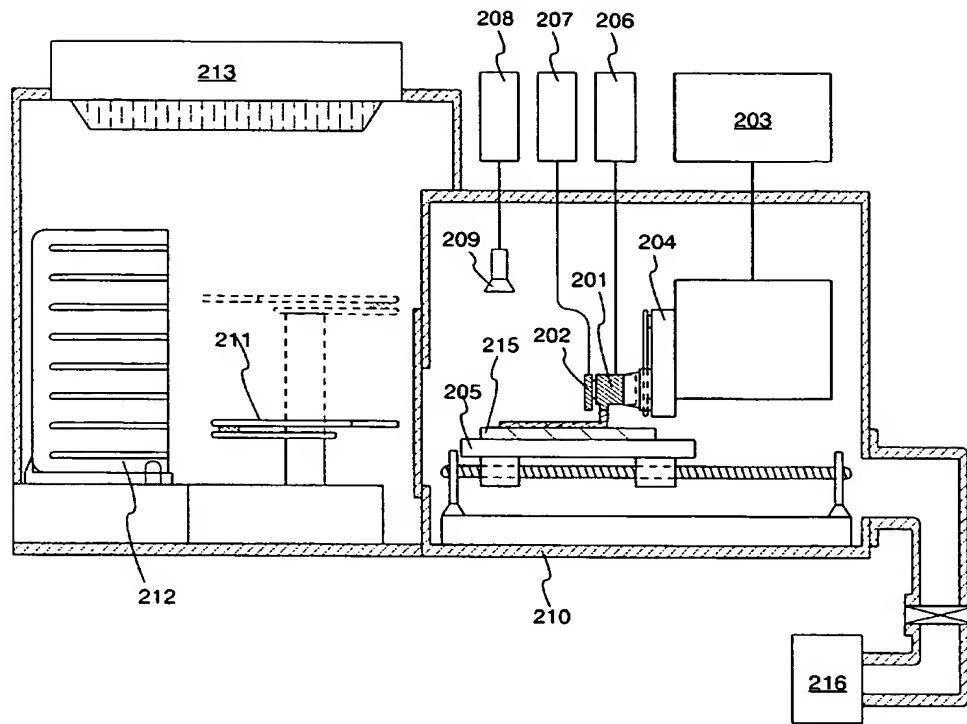
## (C)



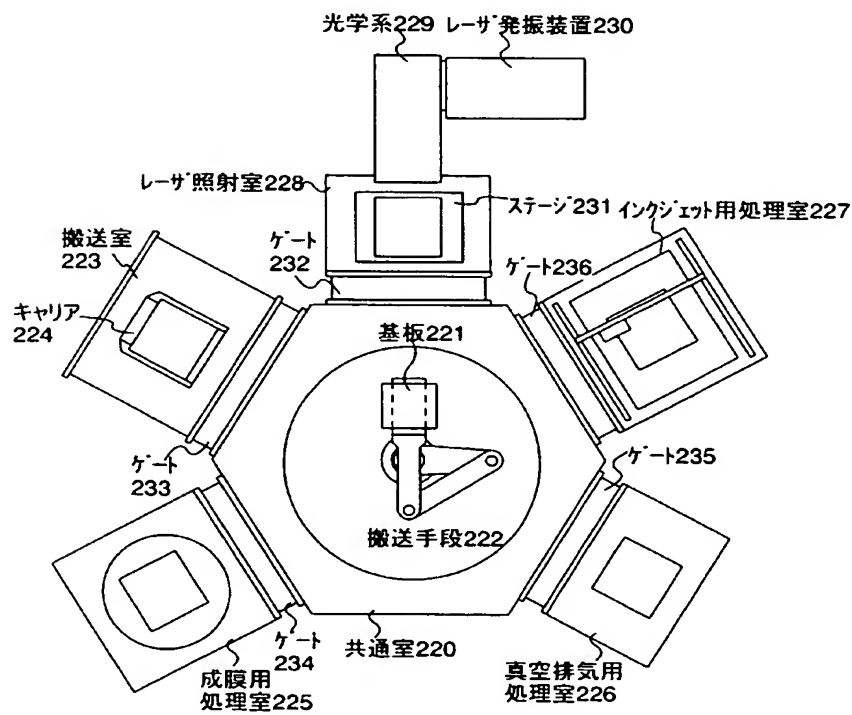
## (D)



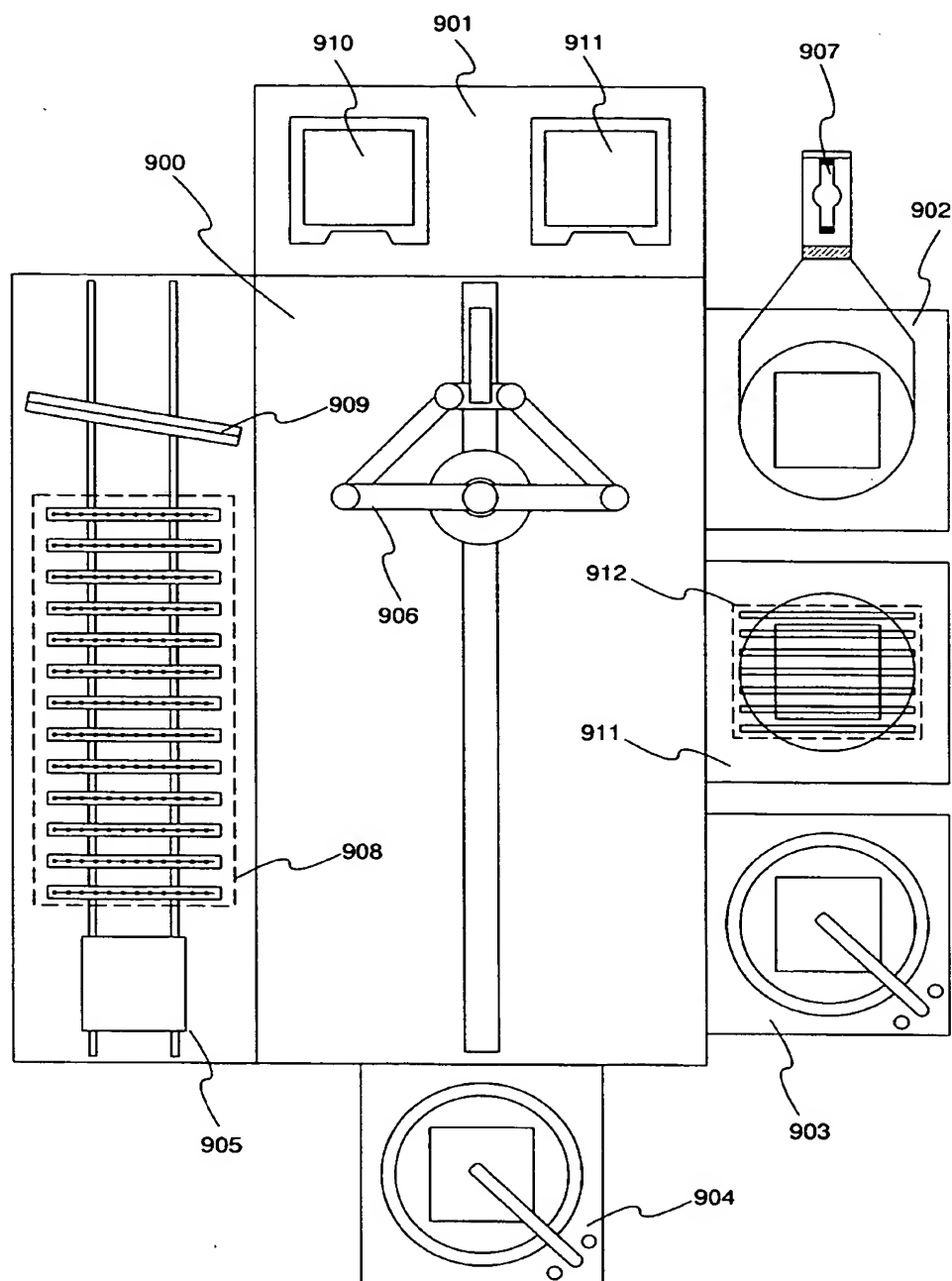
【図 4】



【図 5】

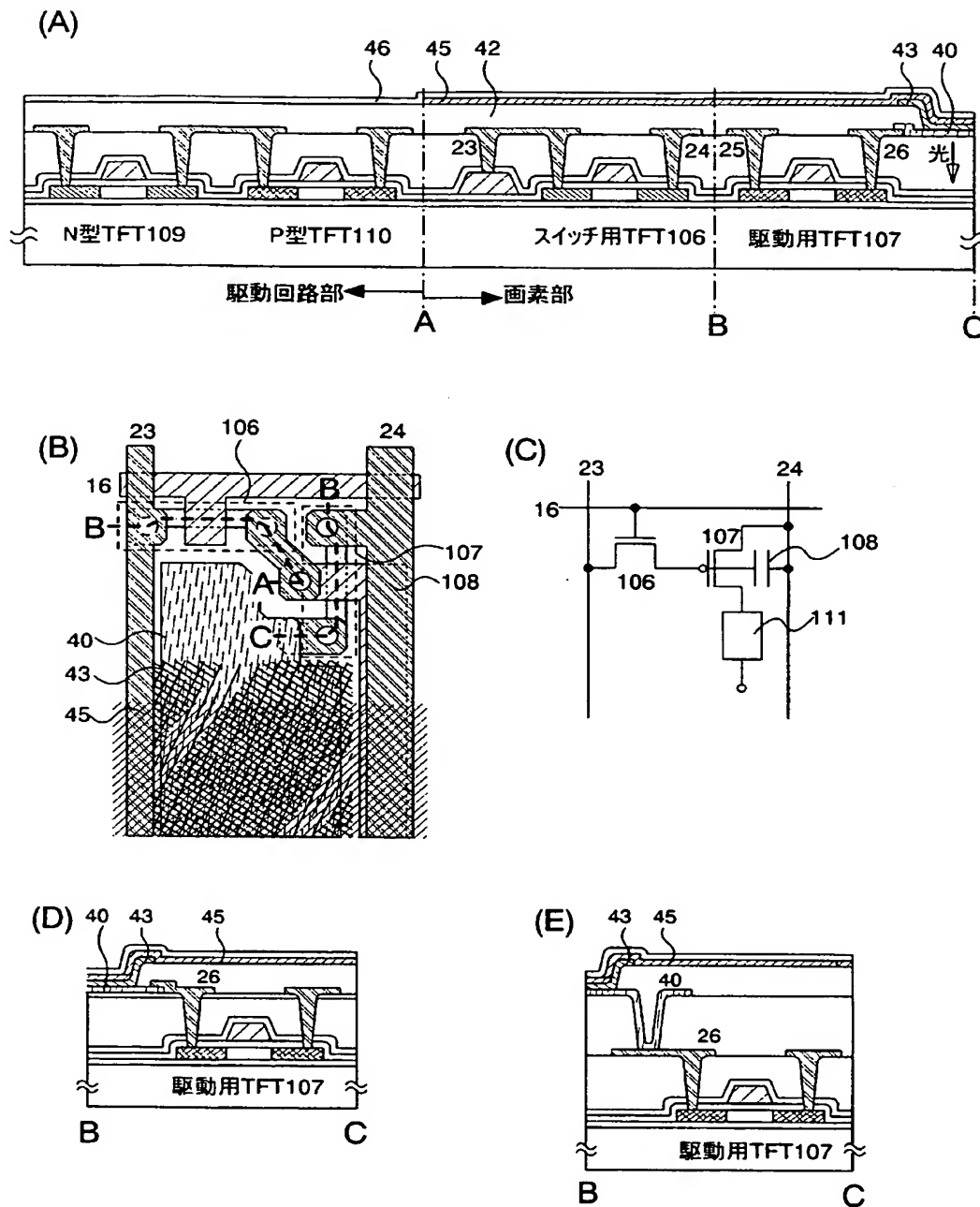


【図 6】

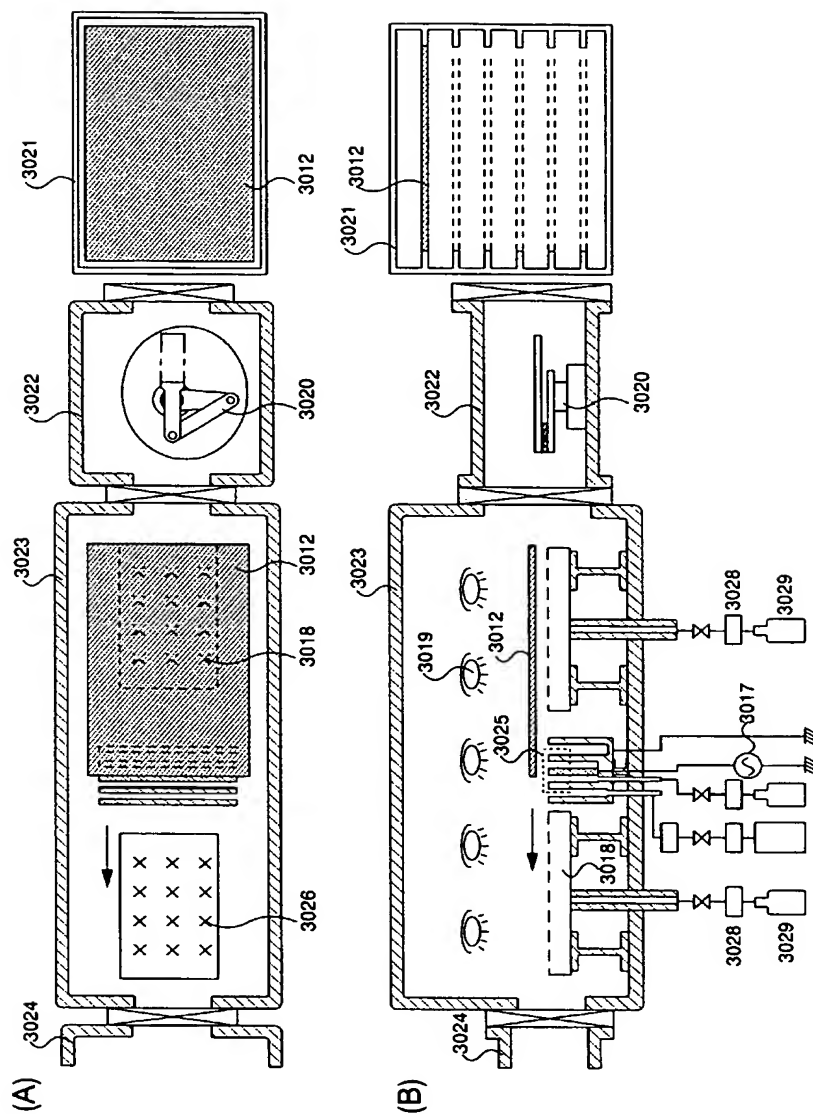




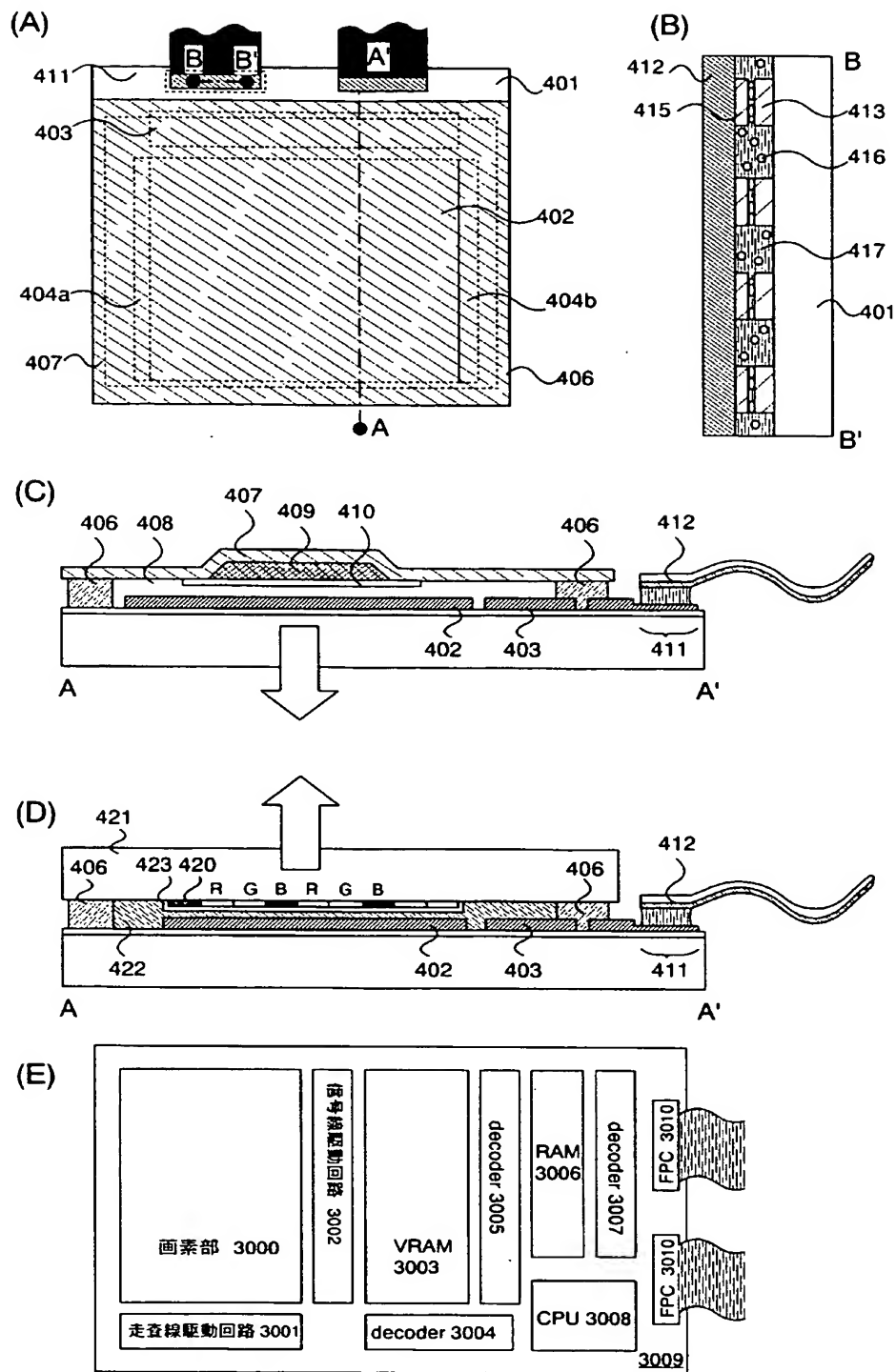
【図 7】



【図 8】

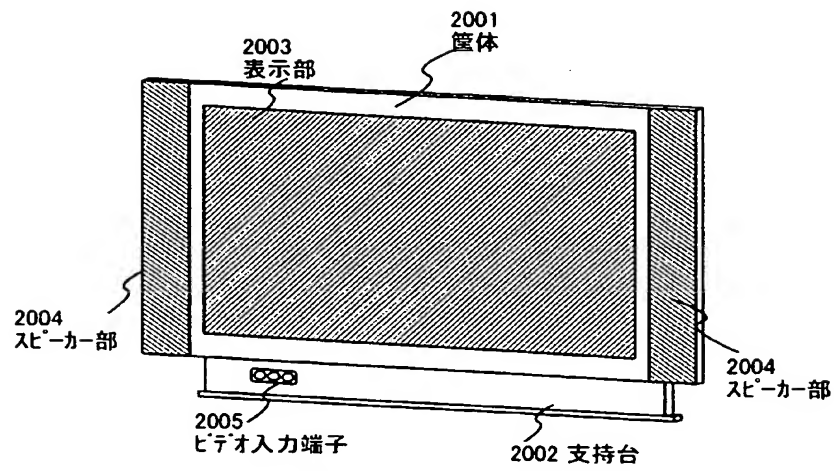


【図 9】

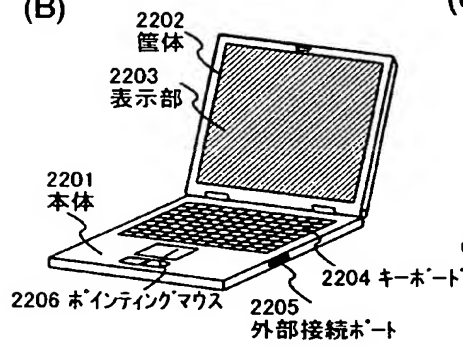


【図 10】

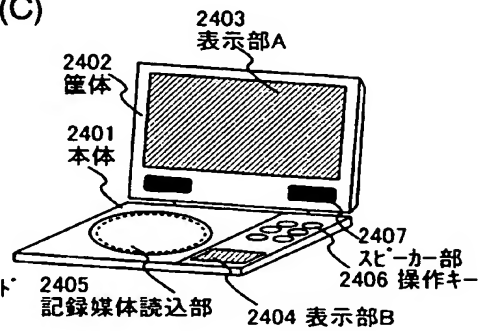
(A)



(B)

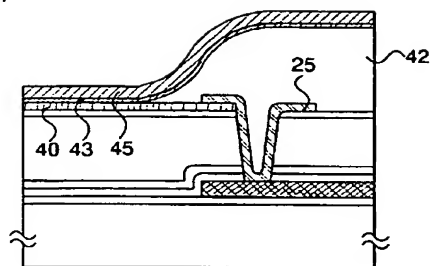


(C)

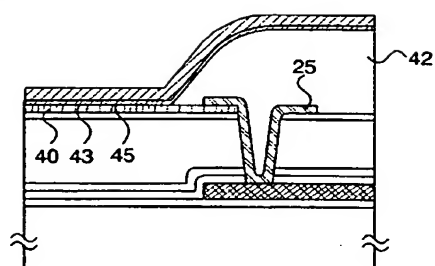


【図 11】

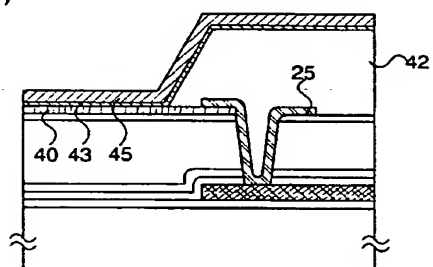
(A)



(B)

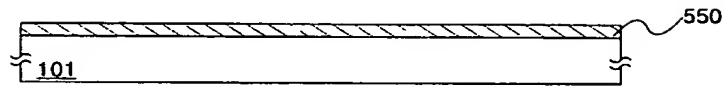


(C)

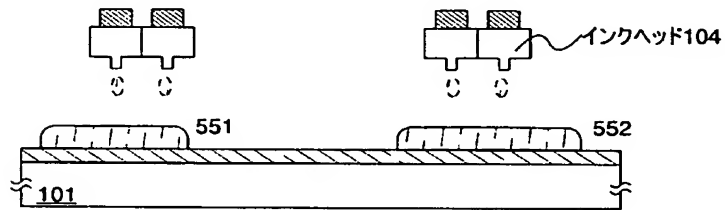


【図 12】

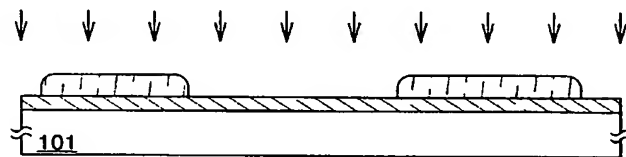
## (A) ゲート配線の形成



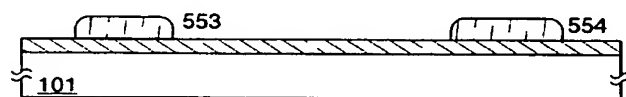
## (B) レジストパターンの形成



## (C) 露光処理



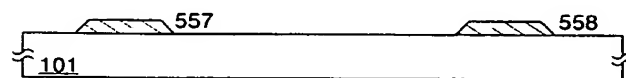
## (D) 現像処理



## (E) エッチング処理

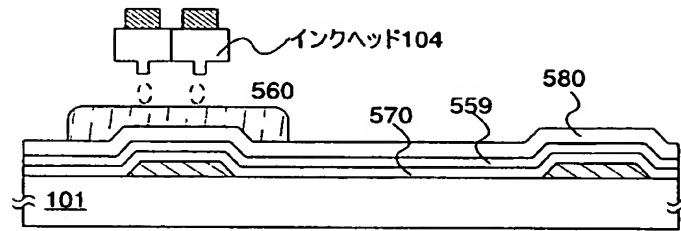


## (F) レジスト剥離処理

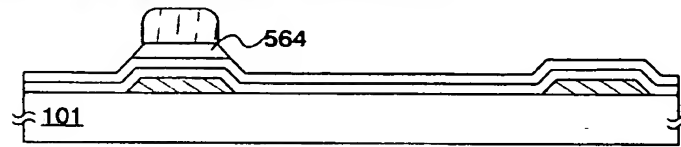


【図 13】

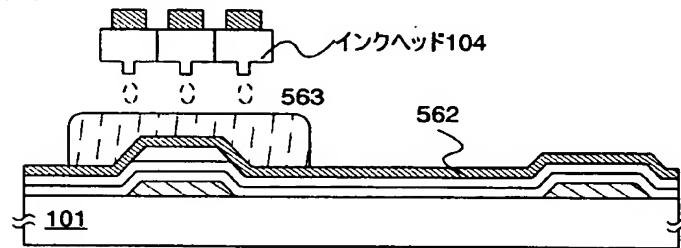
## (A) 半導体・レジストパターン形成



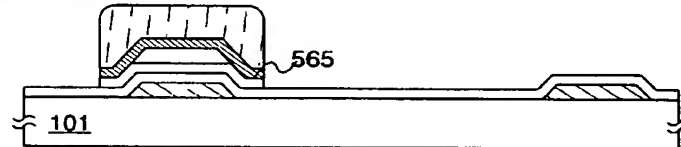
## (B) 裏面露光・現像・エッチング処理



## (C)

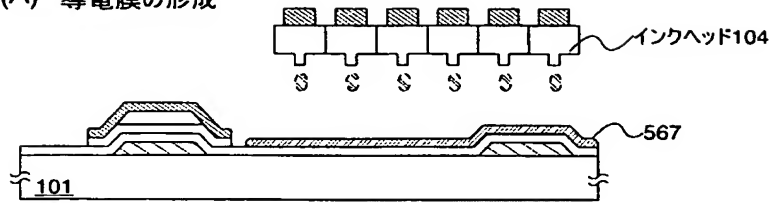


## (D) 露光・現像・エッチング処理

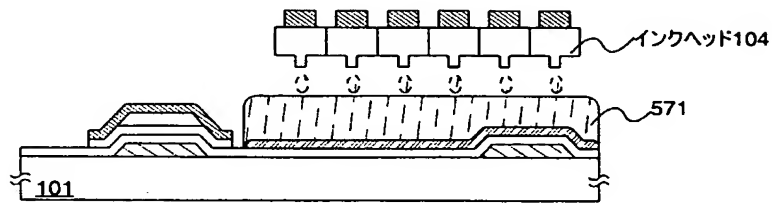


【図 14】

(A) 導電膜の形成



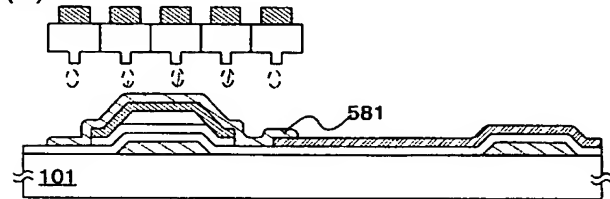
(B) レジストパターンの形成



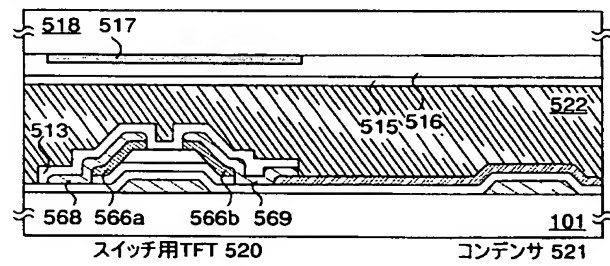
(C) 露光・現像・エッチング・レジスト剥離処理



(D)

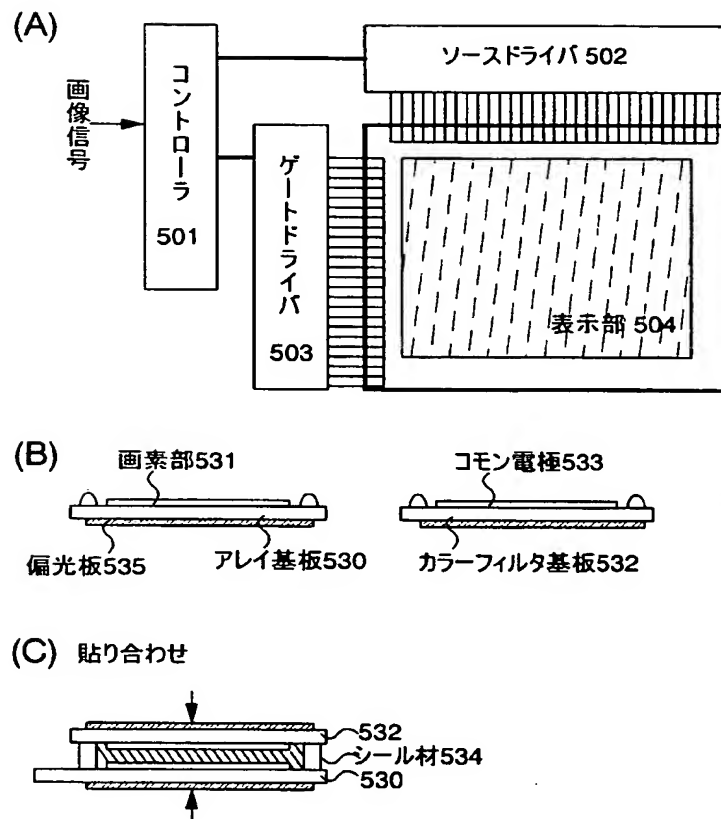


(E)

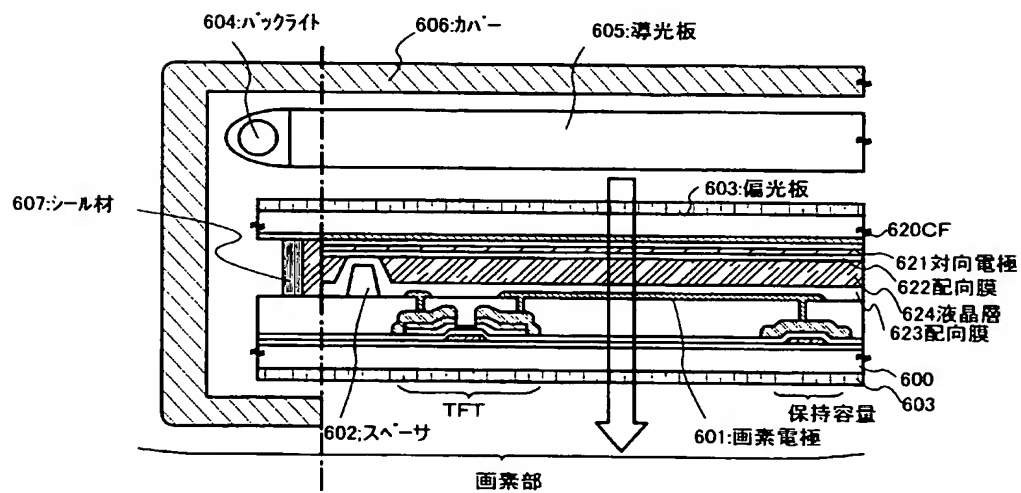




【図 15】



【図 16】



【書類名】 要約書

【要約】

【課題】 レジスト材料の利用効率を向上させて、作製コストの削減を目的としたレジストパターンの作製方法、レジストパターンの除去方法、半導体装置の作製方法を提供することを課題とする。

【解決手段】 本発明は、被加工物上に感光剤を含む組成物をインクヘッドから吐出してレジストパターンを作製することを特徴とする。また本発明は、被加工物上に感光剤を含む組成物をインクヘッドから吐出してレジストパターンを形成し、フォトマスクを用いて前記感光剤の感光波長域の光を照射した前記レジストパターンを現像液で現像処理した後、前記レジストパターンをマスクとして前記被加工物をエッチングし、前記被加工物上の前記レジストパターンを除去することを特徴とする。

【選択図】 図 1

特願 2 0 0 3 - 0 0 9 1 1 1

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 1 5 3 8 7 8 ]

1. 変更年月日

1 9 9 0 年 8 月 1 7 日

[変更理由]

新規登録

住 所

神奈川県厚木市長谷 3 9 8 番地

氏 名

株式会社半導体エネルギー研究所